# This Page Is Inserted by IFW Operations and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

# IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.



#### PATENT ABSTRACTS OF JAPAN

(11) Publication number: 09023030 A

(43) Date of publication of application: 21 . 01 . 97

(51) Int. CI

H01L 41/083 H01L 41/22

(21) Application number: 07169973

(22) Date of filing: 05 . 07 . 95

(71) Applicant:

OKI ELECTRIC IND CO LTD

(72) Inventor:

AYUSAWA KAZUTOSHI

ONO HIDEKI ARAI TORU

### (54) MANUFACTURE OF LAMINATED PIEZOELECTRIC ELEMENT

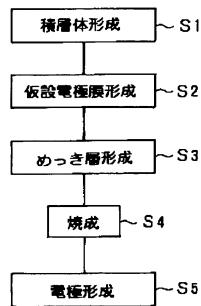
#### (57) Abstract:

PROBLEM TO BE SOLVED: To improve the mass-productivity of a laminated piezoelectric element by shortening the process time and suppressing the manufacturing cost by forming a laminated body and first and second plated layers by separating first and second temporary electrode films from each other, and then, forming first and second electrodes by changing the plated layers into insulating layers and removing the temporary electrodes.

SOLUTION: A laminated body is formed by alternately piling up piezoelectric material layers and internal electrode layers upon another (S1). Then a first temporary electrode film electrically connected to odd-numbered internal electrode layers and a second temporary electrode film electrically connected to even-numbered internal electrode layers are formed on the side face of the laminated body (S2). Thereafter, first and second plated layers are formed (S3). Moreover, the plated layers are changed to first and second insulating layers by baking the laminated body (S4). Finally, the first and second temporary electrodes

are removed and, at the same time, first and second electrodes are formed (S5).

#### COPYRIGHT: (C)1997,JPO



#### (19)日本国特許庁(JP)

### (12) 公開特許公報(A)

(11)特許出願公開番号

### 特開平9-23030

(43)公開日 平成9年(1997)1月21日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	FΙ			技術表示箇所
H01L 4	1/083		H01L	41/08	Q	
41	1/22			41/22	Z	

#### 審査請求 未請求 請求項の数2 OL (全 9 頁)

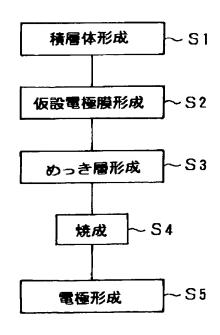
(21)出願番号	特願平7-169973	(71) 出願人 000000295
		沖電気工業株式会社
(22)出願日	平成7年(1995)7月5日	東京都港区虎ノ門1丁目7番12号
		(72)発明者 ▲鮎▼沢 一年
		東京都港区虎ノ門1丁目7番12号 沖電気
		工業株式会社内
		(72)発明者 小野 英輝
		東京都港区虎ノ門1丁目7番12号 沖電気
		工業株式会社内
		(72)発明者 荒井 徹
		東京都港区虎ノ門1丁目7番12号 沖電気
		工業株式会社内
		(74)代理人 弁理士 大垣 孝

#### (54) 【発明の名称】 積層型圧電素子の製造方法

#### (57)【要約】

【目的】 工程時間が短く、コストを抑えることができ、量産性の向上がより図れるような積層型圧電素子の 製造方法を提供する。

【構成】 圧電材料と内部電極層とを交互に積層して積 層体を形成する。次に、この積層体の側面に、奇数番目 の内部電極層と電気的に接続させた第1仮設電極膜およ び偶数番目の内部電極層と電気的に接続させた第2仮設 電極膜を互いに離間して設ける。次に、積層体の側面の 領域であって、圧電素子用の第1電極の形成予定領域に 露出させた奇数番目の内部電極層の端面に、後工程で行 われる焼成の温度で溶融しないめっき材料で第1めっき 層を形成する。また、積層体の側面の領域であって、圧 電素子用の第2電極の形成予定領域に露出させた偶数番 目の前記内部電極層の端面に、めっき材料で第2めっき 層を形成する。次に、第1および第2めっき層が形成さ れている積層体を焼成すると共に、この焼成により、こ れら第1および第2めっき層を絶縁層に変える。そし て、第1および第2仮設電極を除去すると共に、第1電 極および第2電極を形成する。



フロー工程図

#### 【特許請求の範囲】

【請求項1】 a) 圧電材料と内部電極層とを交互に積層して積層体を形成する工程と、

- b) 該積層体の側面に、奇数番目の前記内部電極層と電 気的に接続させた第1仮設電極膜および偶数番目の前記 内部電極層と電気的に接続させた第2仮設電極膜を互い に離間して設ける工程と、
- c) 前記積層体の側面の領域であって、圧電素子用の第 1電極の形成予定領域に露出させた奇数番目の前記内部 電極層の端面に、後工程で行われる焼成の温度で溶融し ないめっき材料で第1めっき層を形成する工程と、
- d) 前記積層体の側面の領域であって、圧電素子用の第 2電極の形成予定領域に露出させた偶数番目の前記内部 電極層の端面に、前記めっき材料で第2めっき層を形成 する工程と、
- e) 前記第1および第2めっき層が形成されている前記 積層体を焼成すると共に、この焼成により、これら第1 および第2めっき層を絶縁層に変える工程と、
- f) 前記第1および第2仮設電極を除去すると共に、前 記第1電極および第2電極を形成する工程とを含むこと を特徴とする積層型圧電素子の製造方法。

【請求項2】 請求項1に記載の積層型圧電素子の製造方法において、前記第1および第2めっき層の形成を、前記めっき材料をニッケルとし、硫酸ニッケル(240g/1)、塩化ニッケル(45g/1)、硼酸(30g/1)の水溶液を用いて、2A/dm²の電流密度で行うとき、前記焼成を、1290℃の温度で行うことを特徴とする積層型圧電素子の製造方法。

#### 【発明の詳細な説明】

#### [0001]

【産業上の利用分野】この発明は、各種アクチュエータ 等に用いられる積層型圧電素子の製造方法に関する。

#### [0002]

【従来の技術】積層型圧電素子は、圧電材料と内部電極 層とを交互に積層して構成されたものであり、奇数番目 の内部電極層どうしおよび偶数番目の内部電極層どうし が互いに電気的に接続されている。この素子は、微少な 位置決めが必要とされる装置、例えば半導体製造装置や 光学装置の圧電アクチュエータ等に用いられている。こ のような圧電素子を製造する方法の一例として、特開昭 60-247981号公報(以下、公報)に開示されているもの がある。公報に開示されている積層型圧電素子の製造方 法によれば、まず、圧電セラミック粉体を装置によりフ ィルム上に途布した後乾燥させ、フィルムから剥離して 複数枚のグリーンシートを形成する。次に、後に形成さ れる稍層体の最も上の層を除くグリーンシートの表面 に、内部電極層として白金ペースト等をスクリーン印刷 する。次に、これらのグリーンシートを重ねて熱プレス により圧着一体化した後、さらに1250℃で焼成して **積層体とする。そして、積層体の側面を切断して、すべ 50**  -ての内部電極層が露出している面と、内部電極層が一層

おきに露出している面とを離間させて(対向させて)一 組ずつ設ける。次に、すべての内部電極層が露出してい る面の一方において、電気泳動法を用いて奇数番目の内 部電極層の端面にガラス粉末を付着した後、焼成して、 絶縁部とする。すべての内部電極層が露出している面の 他方の、偶数番目の内部電極層の端面にも同様の処理を する。その後、内部電極層の端面と絶縁部を横断するよ うにAgペーストを塗布し、外部電極を形成する。

#### [0003]

【発明が解決しようとする課題】上述した公報開示の技術によれば、積層体を形成した後に、そのまま焼成や絶縁部形成等の処理を行うために、同時に数個の素子を形成することが可能になり、量産性が向上している。しかし、以下に示すような問題点があった。

【0004】図10は従来の積層型圧電素子の製造工程のフロー図であり、工程順にS101~S108で示してある。すでに述べた公報の積層型圧電素子の製造方法を図10を用いて簡単に説明すると、積層体形成(S101)後に、第1回目の焼成を行い(S102)、絶縁部形成のために仮設電極膜を形成し(S103)、絶縁部を形成する2つの側面において、片面ずつガラス粉末を付着(S104、S106)させた後にこのガラス粉末を焼成して(S105、S107)、絶縁物としている。このように、合計3回もの焼成処理を必要とし、工程時間が長く、また、コストが高くなってしまう。

【0005】したがって、工程時間が短く、コストを抑えることができ、量産性の向上がより図れるような積層型圧電素子の製造方法の出現が望まれていた。

#### 30 [0006]

20

【課題を解決するための手段】このため、この発明の積層型圧電素子の製造方法によれば、以下のa)~g)の工程を含むことを特徴とする。

【0007】a)圧電材料と内部電極層とを交互に積層して積層体を形成する。

【0008】b) この積層体の側面に、奇数番目の内部 電極層と電気的に接続させた第1仮設電極膜および偶数 番目の内部電極層と電気的に接続させた第2仮設電極膜 を互いに離間して設ける。

40 【0009】c) 積層体の側面の領域であって、圧電素 子用の第1電極の形成予定領域に露出させた奇数番目の 内部電極層の端面に、後工程で行われる焼成の温度で溶 融しないめっき材料で第1めっき層を形成する。

【0010】d) 積層体の側面の領域であって、圧電素 子用の第2電極の形成予定領域に解出させた偶数番目の 前記内部電極層の端面に、めっき材料で第2めっき層を 形成する。

【0011】e) 第1および第2めっき層が形成されている積層体を焼成すると共に、この焼成により、これら第1および第2めっき層を絶縁層に変える。

40

【0012】f) 第1および第2仮設電極を除去すると 共に、第1電極および第2電極を形成する。

#### [0013]

【作用】上述したこの発明の積層型圧電素子の製造方法によれば、圧電材料と内部電極層とを交互に積層した積層体の側面の領域であって、圧電素子用の電極の形成予定領域に酵出させた内部電極層の端面に、後工程で行われる焼成の温度で溶融しないめっき材料でめっき層を形成している。このため、その後、積層体とめっき層とを同時に焼成して、圧電性を有する積層体および絶縁層とすることができる。

#### [0014]

【実施例】以下、図面を参照して、この発明の実施例について説明をする。各図は発明が理解できる程度に各構成成分の大きさ、形状および配置関係等を概略的に示してあるにすぎない。また、以下の説明において特定の材料および条件等を用いることがあるが、これらは好適例の一つにすぎず、したがってこれら材料および条件等に何ら限定されることはない。

【0015】図1はこの発明の積層型圧電素子の製造方法の工程のフロー図であり、工程順にS1~S5で示す。図2~図9は、実施例の説明に供する図であり、基本的に積層型圧電素子の製造工程に沿って、構造体の段階的な外観を斜視図で示しているが、途中、必要に応じて側面図や断面図も挿入している。図2~図9中、内部電極層、第1および第2めっき層、第1および第2絶縁層をハッチングで強調して示してあり、また、断面図においては一部分を除いてハッチングを省略してある。

【0016】この発明の積層型圧電素子の製造方法によれば、まず、圧電材料と内部電極層とを交互に積層して積層体を形成する(図1のS1)。このため、この実施例では、この積層体を、以下のような手順で形成した。最初に、PZT(チタン酸ジルコン酸鉛)の仮焼粉末を、PVB(ポリビニールプチラール樹脂)系の有機バインダと有機溶剤中に分散させたスラリーを作成した。このスラリーをドクタープレード装置を用いてフィルム上に流し、150μm程度の厚さにして乾燥させ、プレスと金型により所定の大きさおよび形状に打ち抜き、可塑性のあるセラミック成形体である圧電グリーンシート11を複数枚得る。実施例の場合は長方形に打ち抜いた(図2の(A))。このグリーンシート11上に内部電極層13として白金ペーストを塗布する(図2の

(B))。図2の(B)中、内部電極層13をハッチングで強調して示してある。このとき、内部電極層13はグリーンシート11上をすべて覆わずに、一端を塗布しない部分12として残す。このため、内部電極層13の4つの端面14のうち、一面だけはグリーンシート11の縁まで届いていない。そして、塗布しない部分12が一枚一枚逆方向に向くように、すなわち一層おきに同じ方向を向くようにして、グリーンシート11を順次重ね50

ていく(図2の(C))。これは、これらのグリーンシ ート11を積み重ねたときに、後に仮設電極膜を設ける 面、すなわち内部電極層13の端面14が一層おきに露 出する面を、離間して設けるためである。そして、ほぼ 直方体形状の積層体100を得る(図3の(A))。こ のとき、内部電極層13の端面14のうちの一面が各層 毎に(すべて)露出している、対向する2つの側面のう ち、図2の(A)に示す斜視図における正面向きの側面 を側面A、反対側の見えない側面を側面Bとし、これら の側面図を図3の(B)に示した。また、同じく図3の (A) に示す斜視図の、一層おきに内部電極層13の端 面が露出している、対向する側面を側面CおよびDと し、これらの側面図を図3の(C)に示した。ここで、 図3の(A)に示す積層体100において、上から数え て奇数番目の内部電極層13aの端面14aが露出して いる、向かって右側の側面を側面Cとし、同じく偶数番 目の内部電極層13bの端面14bが露出している、向 かって左側の見えない側面を側面Dとした。その後、図 2に示す積層体100を、熱プレスにより圧着一体化す

【0017】次に、この発明では、この積層体の側面に、奇数番目の内部電極層と電気的に接続させた第1仮設電極膜および偶数番目の内部電極層と電気的に接続させた第2仮設電極膜を互いに離間して設ける(図1のS2)。この実施例では、まず、積層体の側面A、B、C、Dを研磨して、ほぼ同じ太さの内部電極層13aおよび13bの端面14aおよび14bをきれいに露出させる。その後、側面CにAgペーストを塗布して第1仮設電極膜15aとし、同じく側面DにもAgペーストを塗布して、第2仮設電極膜15bとした(図4)。このとき、Agペーストは側面CおよびDの露出していた端面14aおよび14bと接触しているため、第1仮設電極膜15aは奇数番目の内部電極層13aと、第2仮設電極膜15bは偶数番目の内部電極層13bと電気的に接続している。

【0018】次に、この発明では、積層体の側面の領域であって、圧電素子用の第1電極の形成予定領域に露出させた奇数番目の内部電極層の端面に、後工程で行われる焼成の温度で溶融しないめっき材料で第1めっき層を形成する。そして、積層体の側面の領域であって、圧電素子用の第2電極の形成予定領域に露出させた偶数番目の前記内部電極層の端面に、めっき材料で第2めっき層を形成する(図1のS3)。

【0019】めっき層は、後に焼成して酸化させることにより絶縁層を形成するために設ける。例えば、プラス側の電極(第1電極とする。)を、第1電極形成予定領域である側面Aに設けるとき、側面Aの第1仮設電極膜15aと電気的に接続している、奇数番目の内部電極層13aの端面14aを絶縁層で覆う。また同じく、マイナス側の電極(第2電極とする)を、第2電極形成予定

40

領域である側面Bに設けるとすれば、側面Bの第2仮設 電極膜15bと電気的に接続している内部電極層13b の端面14bを、絶縁層で覆う。第1および第2電極 は、これら絶縁層を横断して設けることにより、それぞ れ奇数番目の内部電極層どうしおよび偶数番目の内部電 極層どうしが互いに電気的に接続される。

【0020】このため、この実施例では、以下に示す手 順で第1および第2めっき層17aおよび17bの形成 を行う。

【0021】図5および図6は、めっき工程の説明に供 する図であり、図5の(A)は積層体100とめっき電 源とを接続する治具20を、そして図5の(B)は積層 体100を治具20で挟み込んだ外観を示す斜視図であ る。図6は、実施例のめっき処理の様子を示す概略的な 図であり、めっき電源の形状等は図示せず省略してあ る。図7の(A)はめっき後の側面Aを含む積層体の外 観を示す斜視図であり、図7の(B)および(C)は図 7の(A)を破線で切って矢印の方向にみたときの断面 図である。特に、図7の(B)は側面Aのみに対してめ っき処理を施したときの断面図であり、図7の(C)は 側面AおよびBの両面のめっき処理が終了したときの断 面図である。

【0022】治具20は、積層体100にめっき処理を 施すために、この積層体100を挟み込んでめっき電源 と接続する、接続端子として働く治具の例である。この 治具20は、硬質塩化ビニールからなるプラスチック板 20aと、このプラスチック板20の両端から上向きに ついている、外側に湾曲した形状の金属製(ステンレス 製)の板ばね20bと、双方の板ばね20bの下側に付 いている、導線20cとからなる(図5の(A))。め っきは側面AおよびBの片面ずつ行うため、どちらか一 方の面のめっきを行う時には、他方の面の全面を粘着テ ープで覆う。この実施例では、側面Aのめっき層を先に 形成するため、先に側面Bを粘着テープで覆う(図示せ ず。)。次に、この治具20のプラスチック板20aに 積層体を載せ、積層体100の第1および第2仮設電極 膜15aおよび15bを、板ばね20bにより両側から 挟み込んで固定する(図5の(B))。こうして、導線 20c、板ばね20b、第1(または第2)仮設電極膜 15a (または15b) が電気的に接続される。

【0023】まず、側面Aの、第1仮設電極膜15aと 電気的に接続されている奇数番目の内部電極層13aの 露出している端面14aにのみめっきをするために、積 層体100を挟み込んだ治具20の導線20cの片方を めっき用電源のマイナス側に接続する。そして、めっき 槽21に満たした、めっき液(硫酸ニッケル(240g /1)、塩化ニッケル(45g/1)、硼酸(30g/ 1) の水溶液) 22中に入れる。そして、めっき電源の プラス側に接続された、ニッケル製の陽極板23を、め っき槽21 (めっき液22) 中に沈める。このとき、積 50 層体の側面Aと陽極板23とが、平行になるように配置 する (図 6) 。 そして、 2 A / d m² の電流密度でめっ き電源を通電し、10分程度電解めっき処理を行う。こ の結果、ニッケルが電解により還元されて、端面14a を覆うように付着し、ニッケルめっき層17aが、30 μ m程度の厚さで形成される。陽極板23は、めっき液 22に電流を流し、かつマイナス電極側の端面14aに 付着するニッケルの補給を行うものである。こうして、 側面Aにおいて奇数番目の内部電極層13aの端面14 aにのみ、第1めっき層17aとしてニッケルめっきが 施される(図7の(A)および(B))。

【0024】次に、側面Bを覆っていた粘着テープをは がして今度はめっき後の側面Aを粘着テープで覆う。そ して、側面Aと同様の工程で側面Bの偶数番目の内部電 極層13bの端面14bに対して、同様に電解めっきを 行う。そして、側面Bにおいても、偶数番目の内部電極 層13bの端面14bに、第2めっき層17bとしてニ ッケルめっきが施される。(図7の(C))。

【0025】次に、この発明では、第1および第2めっ き層17aおよび17bが形成されている積層体を焼成 すると共に、この焼成により、これら第1および第2め っき層17aおよび17bを第1および第2絶縁層19 a および19 b に変える (図1のS4)。図8の (A) は焼成後の焼成積層体100aの外観を示す斜視図であ り、図8の(B)は図8の(A)を破線で切って矢印の 方向にみたときの断面図である。この実施例では、ニッ ケルめっき後の積層体100から粘着テープを除去した 後に1290℃で焼成する。このことにより、第1およ び第2めっき層17aおよび17bであるニッケルめっ きは酸化して第1および第2絶縁層19aおよび19b となり、グリーンシート11は、焼成基板11aとな る。こうして、焼成積層体100aを形成する(図8の (A) および (B))。このように、積層体の焼成温度 で溶融しないニッケルでめっき層を形成したため、積層 体の焼成と、めっき層の焼成を同時に行うことができ る。

【0026】次に、この発明では、第1および第2仮設 電極を除去すると共に、第1電極および第2電極を形成 する (図1のS5)。図9の (A) は焼成積層体100 aから第1および第2仮設電極膜15aおよび15bを 除去したときの外観を示す斜視図であり、図9の(B) はその後第1および第2電極25aおよび25bを設け て稍層型圧電素子としたときの外観を示す斜視図であ る。この実施例では、焼成を行ったためにAgが溶融し ている第1および第2仮設電極膜15aおよび15bを 研磨(または切削)により除去する(図9の

(A)))。その後、側面Aおよび側面Bの、絶縁層1 9 (19a、19b) および端面14 (14a、14 b) にAgペーストを焼きつけて第1および第2電極2 5aおよび25bを形成する。ここでは、第1電極25 7

a をプラス側、第2 電極 2 5 b をマイナス側の電極とした(図 9 の (B))。

【0027】その後圧電素子として機能するための通常の前処理として、積層体を120℃のシリコーンオイル中に入れた状態で250Vの電圧を印加し、積層型圧電素子を完成させた(図示せず)。

【0028】この発明は、上述した実施例にのみ限定されるものではないことは明らかである。例えば実施例における積層型圧電素子の形状は直方体であるが、円筒状などでも良いし、この発明の積層型圧電素子の製造方法を用いることが可能ならば、素子の形状は問わない。また、この実施例では、ひとつの積層型圧電素子を製造する方法を示しているが、第1および第2電極を複数組設けて一度に複数個の積層型圧電素子を製造することも可能である。また、めっきの材料、めっき条件、積層体の焼成温度等も、好適な材料や条件を用いることができる。

#### [0029]

【発明の効果】上述した説明からも明らかなように、この発明の積層型圧電素子の製造方法によれば、圧電材料 20 と内部電極層とを交互に積層した積層体の側面の領域であって、圧電素子用の第1電極の形成予定領域に露出させた奇数番目および偶数番目の内部電極層の端面に、後工程で行われる焼成の温度で溶融しないめっき材料で第1および第2めっき層を形成している。このため、その後、積層体と第1および第2めっき層とを同時に焼成して、圧電性を有する積層体および絶縁層とすることができる。このため、従来3回にわたり行われた焼成処理工程を1度で済ませることができる。

【0030】したがって、工程数が減り、工程時間が短 30 縮し、コストも低減され、そのために量産性の向上も図ることができる。

#### 【図面の簡単な説明】

【図1】この発明の積層型圧電素子の製造方法のフロー 工程図である。

【図2】(A)~(C)は、実施例における積層型圧電素子の工程を示す斜視図である。

\*【図3】(A)~(C)は、実施例の積層体の構成を示す説明図である。

【図4】仮設電極形成後の積層体の外観を示す斜視図である。

【図5】(A)は外部接続端子として働く治具の例であり、(B)は、実施例の治具を積層体と電気的に接続する方法を示す斜視図である。

【図6】めっきの様子を示す概略図である。

【図7】(A)はめっき層を形成したときの積層体の外 10 観を示す斜視図であり、(B)は側面Aに対してめっき が終了したときの、また、(C)はA、B両側面にめっ き層の形成が終了したときの、断面図である。

【図8】(A)は焼成後の積層体の構成を示す斜視図であり、(B)はその断面図である。

【図9】(A)は仮設電極除去後の積層体の外観を示す 斜視図、(B)は電極形成後の積層型圧電素子の外観を 示す斜視図である。

【図10】従来の積層型圧電素子の製造方法のフロー工 程図である。

20 【符号の説明】

11:圧電材料 (グリーンシート)

11a:焼成基板

12:塗布しない部分 13:内部電極層

13a: 奇数番目の内部電極層 13b: 偶数番目の内部電極層

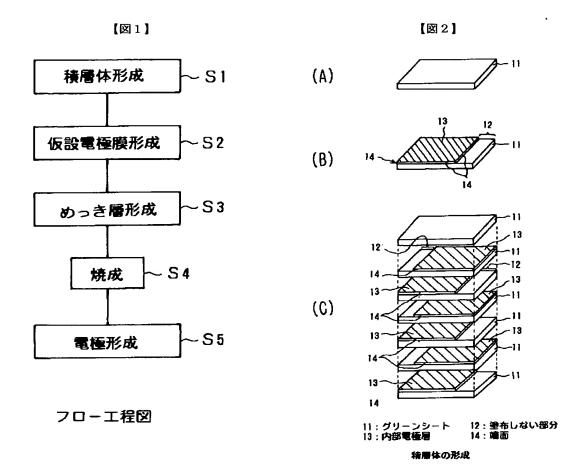
1 4 a : 奇数番目の内部電極層の端面

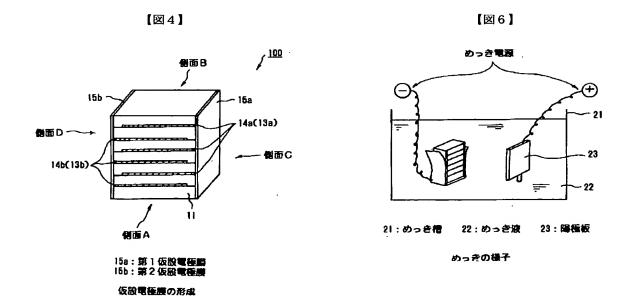
14b: 偶数番目の内部電極層の端面

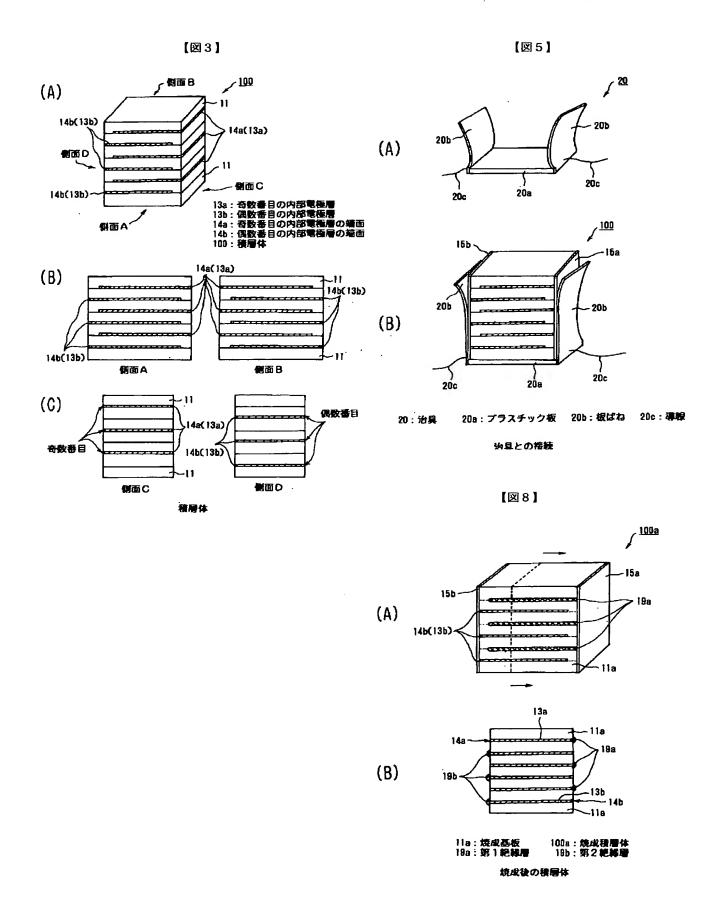
15a:第1仮設電極膜15b:第2仮設電極膜17a:第1めっき層17b:第2めっき層19a:第1絶縁層19b:第2絶縁層20:治具20a:プラスチック板

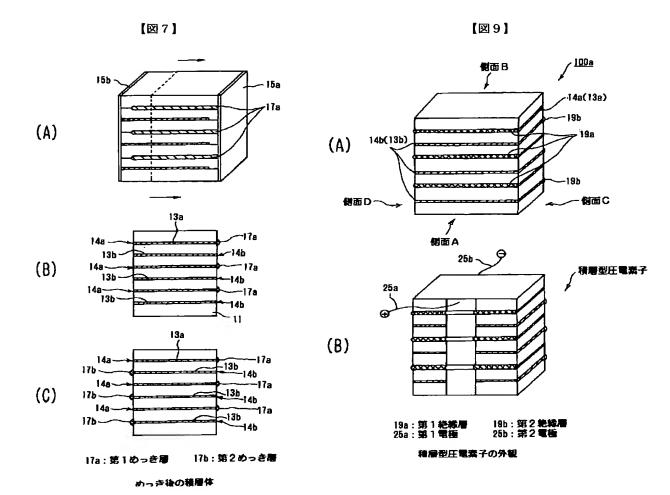
20b:板ぱね20c:導線21:めっき槽22:めっき液23:陽極板25a:第1電極25b:第2電極100:積層体

100a:焼成積層体



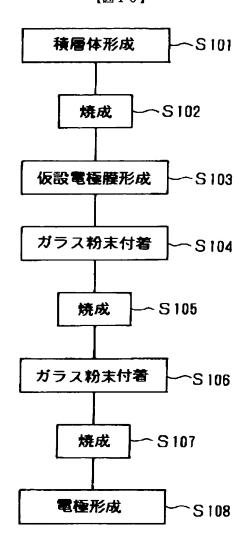








【図10】



従来のフロー工程図







#### PATENT ABSTRACTS OF JAPAN

(11) Publication number: 07058373 A

(43) Date of publication of application: 03 . 03 . 95

(51) Int. CI

H01L 41/083

(21) Application number: 05203877

(22) Date of filing: 18 . 08 . 93

(71) Applicant:

**BROTHER IND LTD** 

(72) Inventor:

COPYRIGHT: (C)1995,JPO

IMOTO YASUO OKAWA YASUO

#### (54) STACKED PIEZOELECTRIC ELEMENT

#### (57) Abstract:

PURPOSE: To simplify the process of connection with every other inner electrode, and also, prevent the inferiority of connection such as short circuit, etc., in a stacked piezoelectric element used as an actuator.

CONSTITUTION: In a piezoelectric element where piezoelectric material films 11 and inner electrodes 12 are stacked alternately, conductive projections 16 consisting of nickel chromium are made alternately at the ends of inner electrodes 12 exposed at the side, and flat sections 16a are made by polishing the pointed ends of the conductive projections 16, and a conductive film 13, which contains copper powder 31, is formed thereon. And, a copper foil (outer electrode) 15 and alternate conductive projections 16, in its turn inner electrodes 12 are electrically connected with each other by partially compressing the conductive films 13 by the projections 16, and arranging them so that the conductive particles 31 in compressed sections may contact with the flat sections 16 of the projections thereby selectively making them conductive sections 14.

